

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-232152

(43)公開日 平成6年(1994)8月19日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H 0 1 L 21/336 29/784		9054-4M 9054-4M	H 0 1 L 29/ 78	3 0 1 L 3 0 1 G
審査請求 未請求 請求項の数 3 O L (全 5 頁)				

(21)出願番号 特願平5-13067

(22)出願日 平成5年(1993)1月29日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 谷口 明久

兵庫県伊丹市瑞原4丁目1番地 三菱電機
株式会社北伊丹製作所内

(74)代理人 弁理士 早瀬 憲一

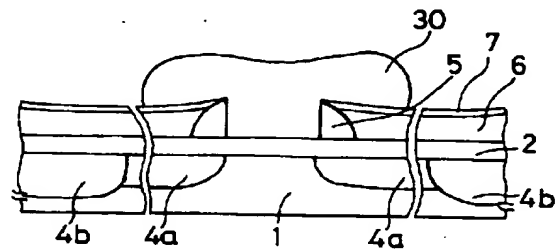
(54)【発明の名称】 電界効果トランジスタ及びその製造方法

(57)【要約】

【目的】 電界効果トランジスタにおいて、ゲート直列抵抗を増加させることなく高周波特性の向上を目指す。

【構成】 ウェハ1上に、ゲート絶縁膜2、サイドウォール5に囲まれたポリシリコンからなる疑似ゲート電極8を形成し、これを選択的に除去した後、A1等の低抵抗金属からなる断面T字型のゲート電極30を形成する。

【効果】 ゲート長が狭く、かつ直列抵抗が低く、高周波特性の良好な半導体装置を安価に得られる。



- 1:シリコンエピタキシャルウェハ
- 2:ゲート酸化膜
- 4a:低濃度不純物領域
- 4b:高濃度不純物領域
- 5:サイドウォール
- 6:BPSG膜
- 7:酸化膜
- 30:断面T字型のゲート電極

1

【特許請求の範囲】

【請求項1】 基板上に絶縁膜を介して配置されたゲート電極と、該ゲート電極下方のチャンネル領域両側に形成された低濃度不純物拡散領域、及びこれに続いて形成された高濃度不純物拡散領域とを備えた電界効果トランジスタにおいて、

ゲート絶縁膜上に形成され、その側面に絶縁膜からなるサイドウォールを有する断面T字型のゲート電極と、上記サイドウォール側面に形成され、上記低濃度不純物拡散領域と接する不純物拡散層とを備えたことを特徴とする半導体装置。

【請求項2】 基板上に絶縁膜を介して配置されたゲート電極をマスクとして不純物注入を行い、該ゲート電極下方のチャンネル領域両側に不純物拡散領域を形成する工程を有する電界効果トランジスタの製造方法において、ゲート絶縁膜上に疑似ゲート電極を形成し、この側面に絶縁膜からなるサイドウォールを形成する工程と、上記疑似ゲート電極及びサイドウォールをマスクとして不純物注入を行った後、熱処理することにより上記不純物を拡散させて不純物拡散領域を形成する工程と、基板表面を絶縁膜を用いて平坦化した後、上記疑似ゲート電極を露呈させる工程と、上記疑似ゲート電極を選択的に除去した後、低抵抗材料からなる断面T字型ゲート電極を形成する工程とを含むことを特徴とする電界効果トランジスタの製造方法。

【請求項3】 基板上に絶縁膜を介して配置されたゲート電極をマスクとして不純物注入を行い、該ゲート電極下方のチャンネル領域両側に不純物拡散領域を形成する工程を有する電界効果トランジスタの製造方法において、ゲート絶縁膜上に疑似ゲート電極を形成し、この側面に絶縁膜からなるサイドウォールを形成する工程と、上記疑似ゲート電極及びサイドウォール下方のゲート絶縁膜のみを残し、上記サイドウォール側面に不純物が注入された第2のサイドウォールを形成する工程と、熱処理を行い上記第2のサイドウォールに含まれる不純物を拡散させて低濃度不純物拡散領域を形成する工程と、その後、全面イオン注入を行い高濃度不純物拡散領域を形成する工程と、基板表面を絶縁膜を用いて平坦化した後、上記疑似ゲート電極を露呈させる工程と、上記疑似ゲート電極を選択的に除去した後、低抵抗材料からなる断面T字型ゲート電極を形成する工程とを含むことを特徴とする電界効果トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体装置及びその製造方法に関し、特に電界効果トランジスタにおける高周波特性の向上に関するものである。

【0002】

2

【従来の技術】 図3は、従来の半導体装置である電界効果トランジスタのゲート近傍の断面図であり、図において、1はシリコンエピタキシャルウエハ、2はウエハ1表面に形成されたゲート酸化膜、3はゲート酸化膜2上に形成されたゲート電極、4はaは通称LDD (Lightly doped drain) と呼ばれる低濃度不純物層、4bは該低濃度不純物層4aと接続する高濃度不純物層4bである。

【0003】 次に従来の半導体装置の製造方法について説明する。図3において、シリコンエピタキシャルウエハ1の上にゲート酸化膜2を形成する。そしてその上にゲート金属を堆積し、これを所要のゲート長を有するゲート電極が得られるように写真製版によりエッチングしてゲート電極3を形成する。次にゲート電極3をマスクとしてイオン注入を行い、LDD層4aを形成し、さらにマスク（図示せず）を用いてイオン注入することにより高濃度不純物層4bを形成する。

【0004】 以上のように従来の電界効果トランジスタにおいては、低濃度不純物拡散領域であるLDD層をチャンネルとドレインとの間に設けているので、ドレインピンチオフ領域の電界は該低濃度不純物拡散領域にまで広がることとなり、該ドレインピンチオフ領域の最大電界を低下させることができ、ホットキャリアの発生を抑制することができる。また該最大電界となる位置がゲート領域よりも外側となるため、発生したホットキャリアはゲート絶縁膜へは注入されないこととなり、ゲート耐圧を向上させること9ができる。

【0005】

【発明が解決しようとする課題】 従来の電界効果トランジスタ及びその製造方法は、以上のように構成されているので、高周波特性を向上させるためにゲート長を狭くするとゲートの断面積が小さくなり、ゲートの直列抵抗が増加することとなり、このように高周波特性向上とゲート直列抵抗の低減との間にはトレードオフの関係があり、ゲート直列抵抗低減のために全体として高周波特性の向上を犠牲にしなければならないという問題点があった。

【0006】 この発明は上記のような問題点を解消するためになされたもので、ゲート長を狭くできるとともに、ゲート直列抵抗を低減でき、さらにゲート・ソースの重なり部の容量を低減できる電界効果トランジスタを得ることを目的としており、さらにこの装置に適した製造方法を提供することを目的とする。

【0007】

【課題を解決するための手段】 この発明に係る電界効果トランジスタは、サイドウォールで囲まれたゲート電極側面に、低濃度不純物拡散領域と接する不純物拡散層を備えたものである。

【0008】 また、この発明に係る電界効果トランジスタの製造方法は、絶縁膜で囲まれた疑似ゲート電極を形

3

成し、これを選択的に除去した後、断面T字型のゲート電極を形成するようにしたものである。

【0009】また、疑似ゲート電極側面に形成した不純物注入サイドウォールから不純物を拡散させて低濃度不純物拡散領域を形成するようにしたものである。

【0010】

【作用】この発明においては、絶縁膜で囲まれた疑似ゲート電極を選択的に除去した後、断面T字型のゲート電極を形成するようにしたので、レジストを用いてゲート電極材料をパターンニングすることによりゲート電極を形成する場合よりも短いゲート長で、かつ広いゲート断面積を有するゲート電極を形成することができる。

【0011】この結果、広いゲート断面積によりゲート直列抵抗を大きく低減でき、これにより犠牲を全く強いられることなく高周波特性の向上を達成できる電界効果トランジスタが得られる。

【0012】また、疑似ゲート電極側面に形成した不純物注入サイドウォールから不純物を拡散させて低濃度不純物拡散領域を形成するようにしたので、セルフアラインでゲート電極を形成でき、また不純物注入用サイドウォールによって低濃度不純物拡散領域の大きさが増大し、低ゲート直列抵抗を実現できる。

【0013】

【実施例】実施例1. 以下、この発明の第1の実施例による半導体装置及びその製造方法を図について説明する。図1において、図5と同一符号は同一または相当部分を示し、5はシリコン酸化膜、6はBPSG膜(Boro-Phospho Silicate Glass)、7はBPSG膜6の表面を酸化してできた酸化膜、8はポリシリコンからなる疑似ゲート電極、30は断面T字型のゲート電極である。

【0014】次に図2を用いて本実施例の製造フローについて述べる。まず、シリコンエピタキシャルウエハ1の表面に酸化膜(ゲート酸化膜)2を形成し、さらに全面にポリシリコンを形成する。続いてこのポリシリコンを写真製版により所要のゲート長となるようにエッチングして疑似ゲート電極8を形成する。その後、全面にSiO₂(二酸化シリコン)膜を形成し、これをエッチバックして上記疑似ゲート電極8の周囲に、額縁状のいわゆるサイドウォール5を形成する(図2(a))。

【0015】次に、上記工程で形成した疑似ゲート電極8及びサイドウォール5をマスクにして、シリコンエピタキシャルウエハ1の中にイオン注入を行い、さらにマスク(図示せず)を用いて高濃度不純物拡散領域形成用のイオン注入を行い、その後アニールすることによりLDD層4a及び高濃度不純物領域4bを形成する。(図2(b))。

【0016】次に、全面にBPSG膜6を塗布し、熱処理を行うことによってBPSG膜を流動させ、ほぼ全面を平坦化するようにする(図2(c))。

【0017】次に、BPSG膜6をエッチバックして疑

4

似ゲート電極8の表面が露出するようにし、その後、疑似ゲート電極8をフッ酸系のドライエッチングを用いて選択的に除去する。このときポリシリコンとシリコン酸化膜はこのフッ酸系のドライエッチングによるエッチングレートが大きいので、上記疑似ゲート電極8は容易に選択的に除去することができる。この状態で表面を酸化してやると、BPSG膜6の表面に酸化膜7が形成される(図2(d))。

【0018】次に全面にゲート電極となる金属、例えばAlを蒸着、またはスパッタにて堆積し、これを上記工程で除去した疑似ゲート電極8の幅より広くなるように写真製版することにより、図1に示すような断面T字型のゲート電極30を有する電界効果トランジスタを得ることができる。

【0019】このように本実施例によれば、ゲート絶縁膜2表面にサイドウォール5で囲まれたポリシリコンからなる疑似ゲート電極8を形成し、これを選択的に除去してできた溝にゲート電極30を形成するようにしたから、従来のようにレジストパターンを用いたエッチングによりゲート電極を形成するのに比べ、高精度でかつ微細なゲート長を有するゲート電極を容易に形成することができ、しかもT字型の断面構造を採用しているため、ゲート直列抵抗を大きく低減することができる。

【0020】また、疑似ゲート電極8とサイドウォール5とをマスクとしてイオン注入を行うようにしているため、アニール後に低濃度不純物領域4aとゲート電極30とのオーバーラップ部分が、サイドウォール5が存在する分少なくなり、ゲート・ソースの重なり部の容量を低減できる。

【0021】実施例2. 次にこの発明の第2の実施例による半導体装置を図について説明する。図3において、1はシリコンエピタキシャルウエハ、10はドープドシリコンで形成された第2のサイドウォールである。

【0022】図4を用いて本実施例の半導体装置の製造方法について述べる。まず、シリコンエピタキシャルウエハ1の上にゲート酸化膜2を形成し、さらに上部にポリシリコンを形成する。そして写真製版により、ポリシリコンを所要のゲート長が残るように除去して疑似ゲート電極8を形成する。さらにシリコン酸化膜を全面に積み、これをエッチバックすることによりサイドウォール5を形成し、さらに疑似ゲート電極8とサイドウォール5下部を残して不要なゲート電極2を除去する。(図4(a))。

【0023】次に、全面にドープドポリシリコンを積み、これをエッチバックすることによりサイドウォール5の外側にドープドポリシリコンからなる第2のサイドウォール10が残るようにする(図5(b))。

【0024】次にアニールすると、ドープドポリシリコンからなる第2のサイドウォール10よりドープドポリシリコンに含まれている不純物がシリコンエピタキシャ

5

6

ルウエハ1に拡散されて、低濃度不純物領域4aが形成される(図5(c))。

【0025】次に全面にイオン注入を行い、先の低濃度不純物領域4aよりも不純物濃度の高い、高濃度不純物領域4bを形成する(図5(d))。

【0026】次に全面にBPSG膜6を塗布し、熱処理を行うことによりBPSG膜6を平坦化させる。続いてBPSG膜6が平坦化したところで疑似ゲート電極8の表面が露出するようにBPSG膜6をエッチバックする(図5(e))。

【0027】次に疑似ゲート電極8をフッ酸系のドライエッチングを用いて選択的に除去した後、熱処理にてBPSG膜6表面に酸化膜7を形成する。続いて全面にゲート電極となるAl等の低抵抗ゲート金属を蒸着、またはスパッタにて積み、これを写真製版することにより、その上部が先に除去した疑似ゲート電極8の幅より広い、断面T字型形状のゲート電極30を形成する(図5(f))。

【0028】このように本実施例によれば、疑似ゲート8及びサイドウォール5を形成した後、これら下方のゲート絶縁膜2を残し、上記サイドウォール5に隣接して不純物拡散源となるドーパドポリシリコン10を形成し、アニールにより不純物拡散を行って低濃度不純物領域4aを形成するようにしたから、上記実施例と同様にゲート長が短く、かつゲート抵抗の小さい電界効果トランジスタを得ることができるのに加えて、マスクを用いることなくセルフアラインで高濃度不純物領域を形成してLDD構造を実現することができ、製造コストを安価にすることができるとともに、ドーパドポリシリコン10が存在するために、実質的な低濃度不純物領域の大きさが増大し、ソース抵抗をより低減することができ、相互コンダクタンスが向上し、その結果、高周波特性の向上を期待することができる。

【0029】なお上記各実施例では、疑似ゲート電極としてポリシリコンを用いたが、これは高融点金属や、その他の材料であっても、要はエッチング時にシリコン酸化膜に対する選択比が大きいものであればよく、上記実施例と同様の効果を奏する。

【0030】また、上記実施例ではBPSG膜の表面を酸化する構造にしているが、これはBPSG膜が絶縁膜として十分に耐えることから、必ずしも必要ではない。 *

*【0031】

【発明の効果】以上のように、この発明によれば、絶縁膜で囲まれた疑似ゲート電極を選択的に除去した後、これにゲート電極を埋め込むことにより断面T字型のゲート電極を形成するようにしたので、レジストを用いてゲート電極材料をパターンニングしてゲート電極を形成するよりも、短いゲート長でかつ広いゲート断面積を有するゲート電極を形成することができ、ゲート直列抵抗を低減できるとともに、このゲート直列抵抗により犠牲を強いられることなく、高周波特性の向上を図ることができる効果がある。

【0032】また、疑似ゲート電極側面に形成した不純物注入サイドウォールから不純物を拡散させて不純物拡散領域を形成するようにしたので、セルフアラインでゲート電極を形成できて製造コストが安価となり、また不純物注入サイドウォールによって不純物拡散領域の大きさが増大し、ソース抵抗のより一層の低減を図ることができる効果がある。

【図面の簡単な説明】

【図1】この発明の第1の実施例による半導体装置を示す断面図である。

【図2】上記電界効果トランジスタの製造フローを示す図である。

【図3】この発明の第2の実施例による半導体装置を示す断面図である。

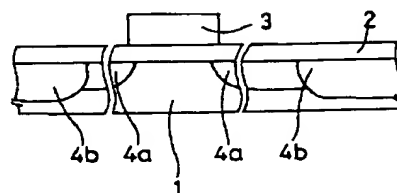
【図4】上記電界効果トランジスタの製造フローを示す図である。

【図5】従来の半導体装置を示す断面図である。

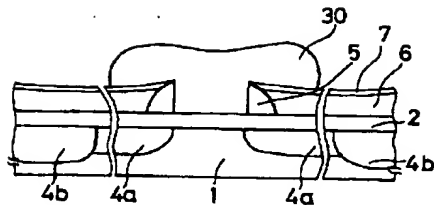
【符号の説明】

- 1 シリコンエピタキシャルウエハ
- 2 ゲート酸化膜
- 3 ゲート電極
- 4a LDD部(低濃度不純物拡散領域)
- 4b 高濃度不純物拡散領域
- 5 サイドウォール
- 6 BPSG膜
- 7 酸化膜
- 8 ポリシリコンからなる疑似ゲート電極
- 10 ドーパドポリシリコン
- 30 断面T字型のゲート電極

【図5】

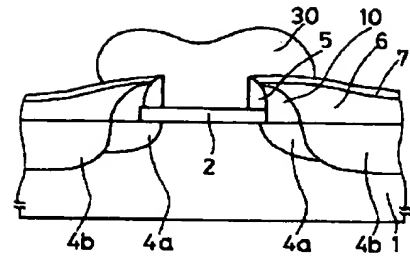


【図1】



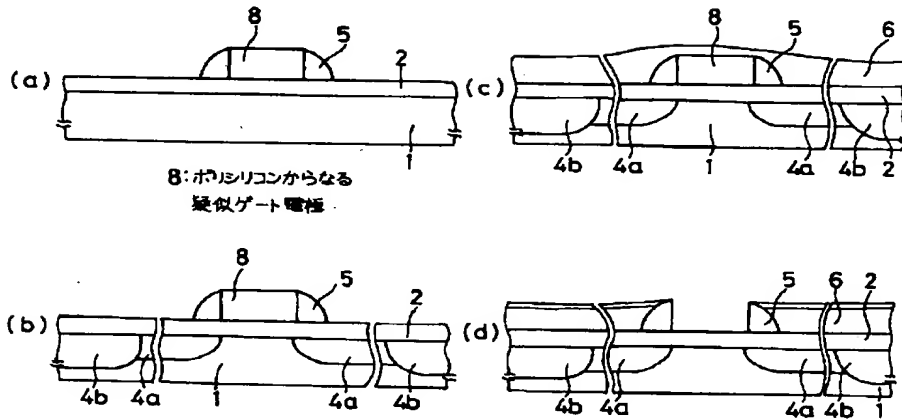
- 1: シリコンエピタキシャルウェハ
 2: ゲート酸化膜
 4a: 低濃度不純物領域
 4b: 高濃度不純物領域
 5: サイドウォール
 6: BPSG 膜
 7: 酸化膜
 30: 断面T字型のゲート電極

【図3】



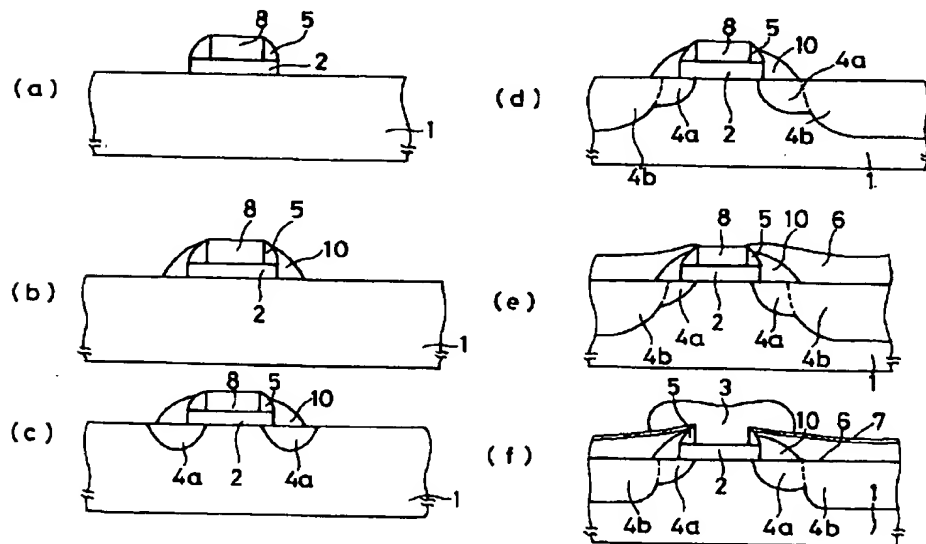
10: ドープドポリシリコン

【図2】



8: ポリシリコンからなる
擬似ゲート電極

【図4】



THIS PAGE BLANK (USPTO)